

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-008660

(43)Date of publication of application : 12.01.1996

(51)Int.CI.

H03F 3/68

(21)Application number : 06-142700

(71)Applicant : NEC CORP

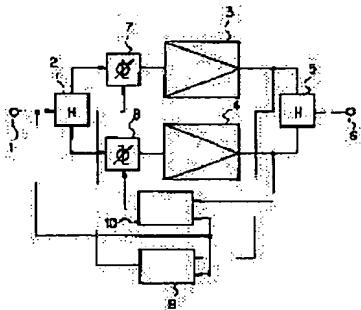
(22)Date of filing : 24.06.1994

(72)Inventor : DOI YOSHIAKI

(54) PHASE CONTROL CIRCUIT FOR POWER SYNTHESIS**(57)Abstract:**

PURPOSE: To provide the phase control circuit for power synthesis which maximizes the synthesized output without being affected by the level change of an input signal or the characteristic of each power amplifier with respect to a power synthesis type power amplifier which synthesizes powers of plural routes including power amplifiers respectively to obtain the synthesized output.

CONSTITUTION: The input signal applied to an input terminal 1 is branched into two by a hybrid distributor 2 and passes variable phase shifters 7 and 8 and is amplified by power amplifiers 3 and 4. A phase difference $\psi_1 = \psi_2$ between outputs of power amplifiers 3 and 4 and the input signal is detected by phase difference detection circuits 9 and 10, and extents of phase shift in variable phase shifters 7 and 8 are so controlled that $\psi_1 = \psi_2 \psi_0$ is true. The phase change of each route is fed back in the control loop of the route and is controlled, and therefore, a stable and wide phase control range is obtained without being affected by an influence of the other system.

**LEGAL STATUS**

[Date of request for examination] 24.06.1994

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 2522201

[Date of registration] 31.05.1996

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right] 31.05.2003

Copyright (C) 1998,2003 Japan Patent Office

(19)日本国特許庁 (J P)

(12) 特 許 公 報 (B 2)

(11)特許番号

第2522201号

(45)発行日 平成8年(1996)8月7日

(24)登録日 平成8年(1996)5月31日

(51)Int.Cl.⁶
H 0 3 F 3/68

識別記号

序内整理番号

F I
H 0 3 F 3/68

技術表示箇所
B

請求項の数4(全4頁)

(21)出願番号 特願平6-142700
(22)出願日 平成6年(1994)6月24日
(65)公開番号 特開平8-8660
(43)公開日 平成8年(1996)1月12日

(73)特許権者 000004237
日本電気株式会社
東京都港区芝五丁目7番1号
(72)発明者 土居 喜明
東京都港区芝五丁目7番1号 日本電気
株式会社内
(74)代理人 弁理士 本庄 伸介
審査官 伊東 和重
(56)参考文献 特開 平4-95409 (J P, A)
特開 平1-206709 (J P, A)
特開 昭64-22103 (J P, A)
実開 昭56-119318 (J P, U)

(54)【発明の名称】 電力合成用位相制御回路

1

(57)【特許請求の範囲】

【請求項1】入力信号をn個の信号路に分岐する分岐手段と、該分岐手段で分岐された前記入力信号を前記各信号路からそれぞれ受けるn個の電力増幅器と、該n個の電力増幅器の出力を合成する合成手段とを備えてなる電力合成形電力増幅装置に設けられ、該n個の電力増幅器から出力される信号の位相を揃える電力合成用位相制御回路において、
前記各電力増幅器の入力側の前記信号路にそれぞれ挿入され、移相量制御信号入力端子に入力される移相量制御信号に応じて前記信号路における前記入力信号の移相をする移相器と、
前記分岐手段に入力される前記入力信号と前記各電力増幅器の出力信号との位相差をそれぞれ検出し、該位相差と所定値との誤差に応じて前記移相量制御信号を生成

2

し、対応する前記可変移相器に該移相量制御信号をそれぞれ供給するn個の位相差検出・制御回路とを備え、
前記各位相差検出・制御回路は前記移相量制御信号により前記誤差をほぼ零にすることを特徴とする電力合成用位相制御回路。

【請求項2】前記分岐手段がハイブリッド分配器であることを特徴とする請求項1に記載の電力合成用位相制御回路。

【請求項3】前記合成手段がハイブリッド合成器であることを特徴とする請求項1又は2に記載の電力合成用位相制御回路。

【請求項4】前記移相量制御信号が、前記誤差に比例した直流電圧であることえを特徴とする請求項1, 2又は3に記載の電力合成用位相制御回路。

【発明の詳細な説明】

3

【0001】

【産業上の利用分野】本発明は、電力合成形電力増幅装置における各ルートの位相を揃える電力合成用位相制御回路に関し、特に各電力増幅器出力の位相差による合成出力電力の低下を防止する位相制御回路に関する。

【0002】

【従来の技術】図2は従来の電力合成形電力増幅装置を示す回路ブロック図である。図において、1は入力端子、2はハイブリッド配分器、3,4は電力増幅器、5はハイブリッド合成功器、6は出力端子、7は可変移相器、11は方向性結合器、12は検波器、15は移相制御回路である。

【0003】従来の位相合成回路においては、図2に示すように合成出力部に方向性結合器11を備え、検波器12によって出力電力を検出し、その値が最大になるように移相制御回路15と片方又は双方のルートに挿入した可変移相器7により位相を制御していた（特開平2-303207号公報、特開昭61-262308号公報、特開昭61-262309号公報、特開昭64-022103号公報）。図3は従来の別の電力合成形電力増幅装置を示す回路ブロック図である。本図に示す例では、図2の回路に加えて入力信号電力を検出する為の方向性結合器13と検波器14を備えており、出力電力が変動した場合、出力部の方向性結合器11により検出された合成出力電力の変動分から、入力電力の変動分を差し引くことで、各ルートの位相差による変動分だけを帰還して可変移相器7を制御して最大の合成電力を得ようとしている（特開平2-184107号公報）。

【0004】図4は従来の更に別の電力合成形電力増幅装置を示す回路ブロック図である。本図の回路では、出力電力ではなく、各ルートの位相差を位相差検出・制御回路9により検出し、その信号によって片方のルートに挿入した可変移相器7を制御してルート間の位相差による合成出力電力の低下を防止していた（特開昭62-82804号公開、特開昭63-54810号公開）。

【0005】

【発明が解決しようとする課題】以上の従来の電力合成形電力増幅装置のうち、図2の回路では、出力電力を検出して可変移相器7における移相量を制御しているので、入力電力の変化や、電力増幅器3,4の利得変化による出力電力の変化に対しても移相制御回路15が応答し、可変移相器7における移相量を変化させてしまう為、入力電力の変化や増幅器3,4の利得変化に対してその都度制御回路の設定を変更して出力電力の調整を行う必要があった。

【0006】また図3の回路においては入力電力の変化分を差し引いて制御することができるが、出力電力を検出していることにおいては図2の回路と変わりがないので、電力増幅器3,4の温度特性や経年変化による1dB以下の出力電力変化に対してさえも数10°の位相差

4

を与えるように可変移相器7の移相量を制御してしまう（1dBの電力変化は約5.5°の位相差に相当する）。通常の運用で増幅器3,4の利得変動による0.5dB以下の出力変動については増幅器3,4の利得の設定変更行わずに使用することが多い。つまり、図3の回路においては増幅器3,4の利得変化による実際には問題にならない微妙な出力変化に対しても位相を大きく変化させてしまう。

【0007】図4の回路はルート間の位相差を検出して移相器を制御するので図2及び図3について述べたのような問題は解決されている。しかしながら電力増幅器3,4における起動時等の過渡的な位相変化や、温度変化および経年変化による位相の変化に対して、各々のルートの変化の合計分の制御が必要であった。つまり2つの電力増幅器3,4の位相変化が進みθ₁と遅れθ₂との逆方向であった場合、片方のルートに挿入された可変移相器7による移相量としては(θ₁+θ₂)が必要である。

【0008】位相差検出回路を実現する一つの具体例として、方向性結合器と逆極性の検波器、及び直流増幅器により構成するものがあるが（特開昭62-82804号公報）、その制御範囲は±90°に制限されている。つまり実際の制御範囲が非常に狭い為、前述のように各電力増幅器の位相変化が逆方向になった場合には、制御範囲を免脱したり、片方のルートの位相器で両方のルート間の位相差を制御するので検出回路の特性によってはループ全体が負帰還から正帰還に変化し制御不能となることがある。

【0009】30 【課題を解決するための手段】前述の課題を解決するために本発明は次の手段を提供する。

【0010】①入力信号をn個の信号路に分岐する分岐手段と、該分岐手段で分岐された前記入力信号を前記各信号路からそれぞれ受けれるn個の電力増幅器と、該n個の電力増幅器の出力を合成する合成手段とを備えてなる電力合成形電力増幅装置に設けられ、該n個の電力増幅器から出力される信号の位相を揃える電力合成用位相制御回路において、前記各電力増幅器の入力側の前記信号路にそれぞれ挿入され、移相量制御信号入力端子に入力される移相量制御信号に応じて前記信号路における前記入力信号の移相をする移相器と、前記分岐手段に入力される前記入力信号と前記各電力増幅器の出力信号との位相差をそれぞれ検出し、該位相差と所定値との誤差に応じて前記移相量制御信号を生成し、対応する前記可変移相器に該移相量制御信号をそれぞれ供給するn個の位相差検出・制御回路とを備え、前記各位相差検出・制御回路は前記移相量制御信号により前記誤差をほぼ零にすることを特徴とする電力合成用位相制御回路。

【0011】②前記分岐手段がハイブリッド分配器であることを特徴とする上記①に記載の電力合成用位相制御

50

回路。

【0012】③前記合成手段がハイブリッド合成器であることを特徴とする上記①又は②に記載の電力合成用位相制御回路。

【0013】④前記移相量制御信号が、前記誤差に比例した直流電圧であることえを特徴とする上記①、②又は③に記載の電力合成用位相制御回路。

【0014】

【実施例】次に本発明について図面を参照して説明する。図1は本発明の一実施例を示す回路ブロック図である。この実施例では、入力端子1に入力されたRF信号は、ハイブリッド分配器2で2分岐された後に、可変移相器7、8を経て電力増幅器3、4それぞれに入力される。両電力増幅器3、4で増幅された信号は、ハイブリッド合成器5でなる電力合成手段により電力合成され、出力端子6から出力される。この際、電力増幅器3のルートについては、入力信号と増幅器出力の位相差を位相差検出・制御回路9にて検出し、その位相差と所定値との差を誤差とし、この誤差を現わす信号として移相量制御信号を生成する。この移相量制御信号は、直流電圧の信号であり、可変移相器7の移相量制御信号入力端子へ入力される。その移相量制御信号により増幅器入力部における可変移相器7の移相量が調整されて、入力端子1における信号の位相と電力増幅器3の出力における信号の位相の差が ψ_1 となるように制御される。また電力増幅器4のルートについても同様に位相差検出・制御回路10と可変移相器8とによっての入出力間の位相差が ψ_2 となるように制御される。

【0015】この実施例において、位相差検出・制御回路9、10で設定される入出力間の位相差を $\psi_1 = \psi_2 = \psi$ となるように設定すれば、ハイブリッド合成器5に入力される信号は同相となるので、出力端子6から出力される合成出力は最大となる。この ψ が前述の所定値に相当する。

* 【0016】本実施例においては各ルート毎に位相制御ループを備えているので、各々の制御範囲については、他方の系の影響を受けずに全範囲にわたって補償可能である。また、各電力増幅器3または4に位相変化があったとしても、そのルートの制御ループ内で帰還および制御がされるので、系の安定性が得られる。

【0017】

【発明の効果】以上に説明したように、本発明によれば、電力合成用位相制御に関して、各々のルート毎に、その入出力間の位相差を検出して移相を制御するループを備えることにより、入力信号のレベル変化や電力増幅器の利得変化等の位相差によるもの以外の出力変化に対して誤制御が掛かる事もなく、位相差による出力変化に対しても安定で且つ広い有効制御範囲を有する制御回路を実現できる。

【図面の簡単な説明】

【図1】本発明の一実施例を示す回路ブロック図。

【図2】従来技術の一例を示す回路ブロック図。

【図3】従来技術の更に別の一例を示す回路ブロック

20 図。

【図4】従来技術の更に別の一例を示す回路ブロック図。

【符号の説明】

1 入力端子

2 ハイブリッド分配器

3, 4 電力増幅器

5 ハイブリッド合成器

6 出力端子

7, 8 可変移相器

30 9, 10 位相差検出・制御回路

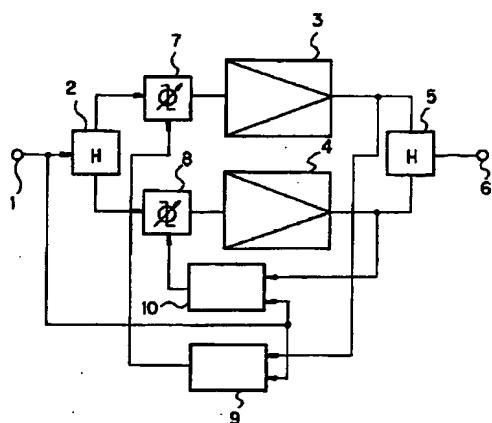
11, 13 方向性結合器

12, 14 検波器

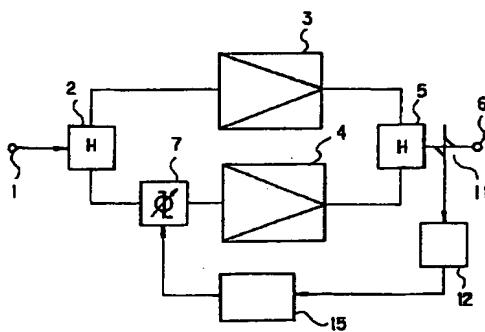
15 移相制御回路

*

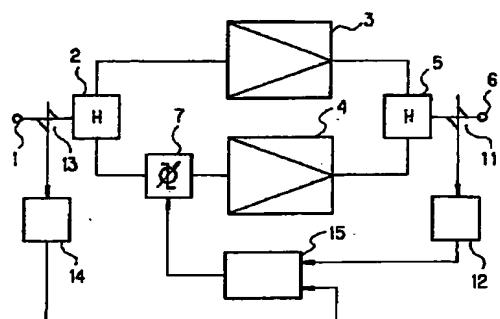
【図1】



【図2】



【図3】



【図4】

